**2. РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ СУММАТОРА –УМНОЖИТЕЛЯ**

Синтезируя данное устройство, понятно, что оно совмещает в себе два полноценных устройства, поэтому может выполнять две различные операции. Поэтому имеем две ситуации.

Если устройство работает как сумматор (на входе mul/sum – «1»), то оба слагаемых последовательно (за 2 такта) заносятся в регистр множимого, а на управляющий вход формирователя дополнительного кода (ФДК) F2 поступает «1».

В ОЧС первое слагаемое складывается с нулем, так как на старших выходах ОЧУ будут формироваться только коды нуля. Затем первое слагаемое попадает в регистр-аккумулятор, который изначально обнулен. На втором такте второе слагаемое из регистра через цепочку ОЧУ и ОЧС попадает в аккумулятор, где складывается с первым слагаемым. Таким образом аккумулятор (накапливающий сумматор) складывает операнды и хранит результат.

Если устройство работает как умножитель (на входе mul/sum – «0»), то множимое и множитель помещаются в соответствующие регистры, а на управляющий вход ФДК поступает «0».

В этом случае ОЧУ предназначен лишь для умножения двух четверичных цифр. Для суммирования результата умножения текущей диады Мн\*Мт с переносом из предыдущей диады предназначены ОЧС. Следовательно, чтобы полностью сформировать частичное произведение четверичных сомножителей, необходима комбинация цепочек ОЧУ и ОЧС. В аккумуляторе же происходит сложение очередной частичной суммы с частичным произведением, результат сохраняется.

Схема структурная сумматора-умножителя представлена в приложении А.